

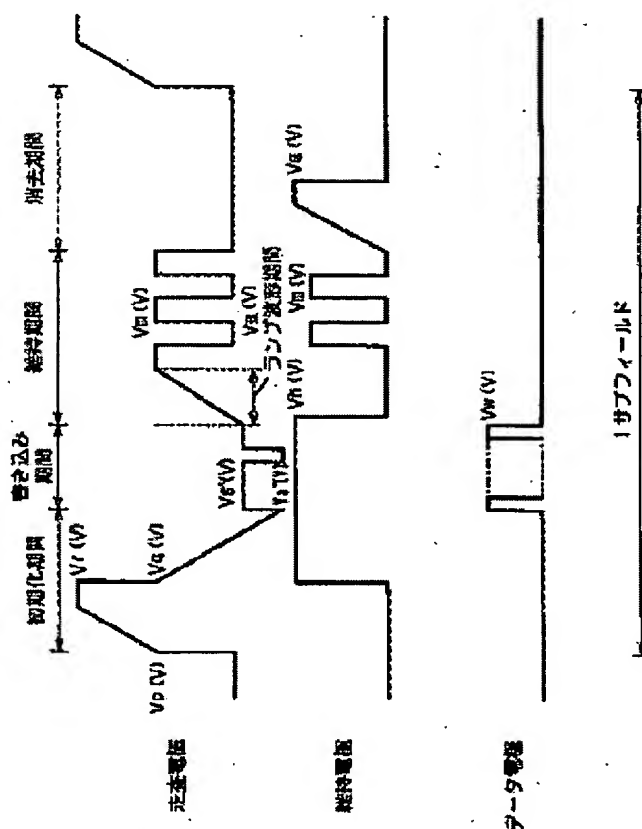
# PLASMA DISPLAY DEVICE AND ITS DRIVE METHOD

**Patent number:** JP2001228821  
**Publication date:** 2001-08-24  
**Inventor:** MASUDA SHINJI; OKUMURA SHIGEYUKI; OGAWA KENJI  
**Applicant:** MATSUSHITA ELECTRIC IND CO LTD  
**Classification:**  
 - international: G09G3/28; G09G3/20  
 - european:  
**Application number:** JP20000037645 20000216  
**Priority number(s):** JP20000037645 20000216

Report a data error here

## Abstract of JP2001228821

**PROBLEM TO BE SOLVED:** To provide a plasma display device which is capable of reducing visibility of a black display and also is capable of suppressing erroneous discharge in electrodes at which writings are not performed, and to provide its drive method. **SOLUTION:** In this plasma display device, weak discharge is made to be generated between a scanning electrode 4 and a sustaining electrode 5 and between the scanning electrode 4 and a data electrode 8, by applying a low level voltage  $V_{a'}$  (V) which is lower than a low-level voltage  $V_a$  (V) in the sustaining period to the scanning electrode 4 and by raising slowly the first sustaining pulse which is impressed on the scanning electrode 4 in the sustaining period from a voltage  $V_{s'}$  (V) to a voltage  $V_m$  (V) with a ramped waveform in a writing period.



Data supplied from the esp@cenet database - Worldwide

## (19) 日本特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-228821

(P2001-228821A)

(43) 公開日 平成13年8月24日 (2001.8.24)

(51) IntCl <sup>7</sup>	識別記号	FI	発明者 (参考)
G09G 3/28	3/28	G09G 3/20	641E 5C080
G09G 3/20	641	3/28	K

審査請求 未請求 請求項の概7 OL (全21頁)

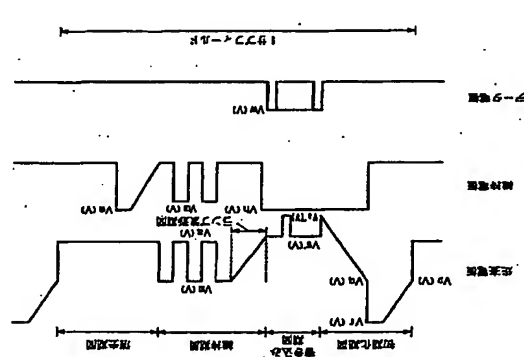
(21) 出願番号	特開2000-37645 (P2000-37645)	(71) 出願人	00006521 松下電器産業株式会社
(22) 出願日	平成12年2月16日 (2000.2.16)	(72) 発明者	大阪府大阪市大字門真1006番地 増田 真司 産業株式会社内 大阪府門真市大字門真1006番地 松下電器 増田 真司 産業株式会社内 (72) 発明者 奥村 茂行 大阪府門真市大字門真1006番地 松下電器 産業株式会社内 (74) 代理人 10009305 弁理士 福島 祥人

## (54) 発明の名称 プラズマディスプレイ装置およびその駆動方法

## (57) 要約

【課題】 黒表示の短絡性を低下させるとともに、書き込みが行われていない電極での誤放電を抑制することができるプラズマディスプレイ装置およびその駆動方法を提供する。

【解決手段】 書き込み期間において維持期間におけるローレベル電圧  $V_{a0}$  (V) より低いローレベル電圧  $V_{a0}'$  (V) が走査電極4に印加され、維持期間に走査電極4に印加する最初の維持パルス電圧  $V_{a0}$  (V) から電圧  $V_m$  (V) までランプ波形により緩やかに上昇させ、走査電極4と維持電極5との間および走査電極4とデータ電極8との間に微細放電を発生させる。



## 【特許請求の範囲】

【請求項1】 各フィールドを複数のサブフィールドに分けて、隣接表示を行うプラズマディスプレイ装置であつて、

第1の方向に配列される複数の第1の電極と、

前記第1の方向と交差する第2の方向に配列される複数の第2の電極と、

前記複数の第1の電極とそれぞれ対になるように配列される複数の第3の電極と、

維持期間において前記第1の電極に印加されるローレベル電圧より低いローレベル電圧を書き込み期間において前記第1の電極に印加する電圧印加手段と、

初期化期間終了後から次のサブフィールドまでの間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に微細放電を発生させる微細放電発生手段とを備えることを特徴とするプラズマディスプレイ装置。

【請求項2】 前記微細放電発生手段は、維持期間に前記第1の電極と前記第3の電極との間の電圧および前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間および前記第1の電極と前記第3の電極との間に微細放電を発生させる維持期間微細放電発生手段を含むことを特徴とする請求項1記載のプラズマディスプレイ装置。

【請求項3】 前記維持期間微細放電発生手段は、維持期間の最初に前記第1の電極に充放電波形を印加するランプ波形印加手段を含むことを特徴とする請求項2記載のプラズマディスプレイ装置。

【請求項4】 前記維持期間微細放電発生手段は、維持期間の最初に前記第1の電極に充放電波形を印加する充放電波形印加手段を含むことを特徴とする請求項2記載のプラズマディスプレイ装置。

【請求項5】 前記微細放電発生手段は、フィールド間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に微細放電を発生させる第1の微細放電発生手段を含むことを特徴とする請求項1記載のプラズマディスプレイ装置。

【請求項6】 前記微細放電発生手段は、フィールド間の最後のサブフィールド期間と次のフィールド期間の最初のサブフィールド期間との間に前記第1の電極をカソードおよび前記第2の電極をアノードとして前記第1の電極と前記第2の電極との間に微細放電を発生させる第2の微細放電発生手段とをさらに含むことを特徴とする請求項5記載のプラズマディスプレイ装置。

【請求項7】 第1の方向に配列される複数の第1の電極と、前記第1の方向と交差する第2の方向に配列される複数の第2の電極と、前記複数の第1の電極とそれぞれ対になるように配列される複数の第3の電極とを備え

るプラズマディスプレイ装置の駆動方法であつて、維持期間に前記第1の電極に印加されるローレベル電圧より低いローレベル電圧を書き込み期間において前記第1の電極に印加するステップと、

初期化期間終了後から次のサブフィールドまでの間に前記第1の電極と前記第3の電極との間の電圧を徐々に変化させて前記第1の電極と前記第3の電極との間に微細放電を発生させるステップとを含むことを特徴とするプラズマディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、放電を抑制することにより画像を表示するプラズマディスプレイ装置およびその駆動方法に関するものである。

【0002】

【従来の技術】 図14は、従来のAC型プラズマディスプレイパネル（以下、パネルという）の一部断面図である。

【0003】 図14に示すように、第一のガラス基板1上には陰極層2および保護膜3で覆われた走査電極4と維持電極5とが対を成して互いに平行に設けられている。第二のガラス基板6上には陰極層7で覆われたデータ電極8が付設され、データ電極8の間の陰極層7上にデータ電極8と平行して隔壁9が設けられている。また、陰極層7の裏面および隔壁9の側面にかけて蛍光体10が設けられ、走査電極4および維持電極5とデータ電極8とが直交するように第一のガラス基板1と第二のガラス基板6とが放電空間11を挟んで対向して配列されている。放電空間11には、放電ガスとして、ヘリウム、ネオン、アルゴン、キセノンの少なくとも一種の希ガスが封入されており、隣接する二つの隔壁9に挟まれ、データ電極8と対向する向きをなす走査電極4と維持電極5との交差部の放電空間には放電セル12が構成されている。

【0004】 次に、このパネルの電極配列を図15に示す。図15に示すように、このパネルの電極配列はM×Nのマトリクス構成であり、列方向にはM列のデータ電極D1～DMが配列されており、行方向にはN行の走査電極SCN1～SCNNおよび維持電極SUS1～SUSNが配列されている。また、図14に示した放電セル12は図15に示すように構成されている。

【0005】 このパネルを駆動するための従来の駆動方法による駆動タイミング図を図16に示す。この駆動方法では256期間の駆動表示を行うためのものであり、1フィールド期間を8個のサブフィールドで構成している。以下、従来のパネルの駆動方法について図14ないし図16を用いて説明する。

【0006】 図16に示すように、第1ないし第8のサブフィールドはそれぞれ初期化期間、書き込み期間、維持期間および消去期間から構成されている。まず、第1

のサブフィールドにおける動作について説明する。

【0007】図16に示すように、初期化期間の前半の初期化動作において、すべてのデータ電圧D1～DMの走査電極SUS1～SUSNを0 (V) に保ち、すべての走査電極SCN1～SCNNに対して放電開始電圧以下となる電圧Vp (V) から、放電開始電圧を上昇する間に、すべてのデータ電圧D1～DMの走査電極SUS1～SUSNにそれぞれ一回目の微弱な初期化放電が起こり、走査電極SCN1～SCNN上の保電膜3の表面に負の電圧が蓄積されるとともに、データ電圧D1～DM上の絶縁体層7の表面および維持電極SUS1～SUSN上の保電膜3の表面には正の電圧が蓄積される。

【0008】さらに、初期化期間の後半の初期化動作において、すべての維持電極SUS1～SUSNを正電圧Vh (V) に保ち、すべての走査電極SCN1～SCNNには、すべての維持電極SUS1～SUSNに対して放電開始電圧以下となる電圧Vq (V) から放電開始電圧を上昇する間に、このラング電圧が下降する間に、再び電圧を印加する。このラング電圧が下降する間に、すべての放電セル12において、すべての維持電極SUS1～SUSNからすべての走査電極SCN1～SCNNにそれぞれ二回目の微弱な初期化放電が起こり、走査電極SCN1～SCNN上の保電膜3の表面の負の電圧および維持電極SUS1～SUSN上の保電膜3の表面の正の電圧が弱められる。一方、データ電圧D1～DM上の絶縁体層7の表面の正の電圧はそのまま保たれる。以上により初期化期間の初期化動作が終了する。

【0009】次の書き込み期間の書き込み動作において、すべての走査電極SCN1～SCNNを電圧Vs (V) に保持し、データ電圧D1～DMのうち、第一行目に表示すべき放電セル12に対応する所定のデータ電圧に正の書き込み電圧Vw (V) を、第一行目の走査電極SCN1～SCNNに走査パルス電圧0 (V) をそれぞれ印加する。このとき、所定のデータ電圧と走査電極SCN1上の交差部における絶縁体層7の表面と走査電極SUS1上の保電膜3の表面との間の電圧は、書き込みパルス電圧Vw (V) にデータ電圧D1～DM上の絶縁体層7の表面の正の電圧が加算されたものとなるため、この交差部において、所定のデータ電圧と走査電極SCN1との間および維持電極SUS1と走査電極SCN1上の保電膜3の表面に負の電圧が蓄積され、書き込み放電が起こったデータ電圧上における絶縁体層7の表面に負電圧が蓄積される。

【0010】次に、データ電圧D1～DMのうち、第二行目に表示すべき放電セル12に対応する所定のデータ電圧に正の書き込み電圧Vw (V) を、第二行目の走査電極SCN2に走査パルス電圧0 (V) をそれぞれ印加する。このとき、所定のデータ電圧と走査電極SCN2との交差部における絶縁体層7の表面と走査電極SCN2上の保電膜3の表面との間の電圧は、書き込みパルス電圧Vw (V) に所定のデータ電圧上の絶縁体層7の表面の正の電圧が加算されたものとなるため、この交差部において、所定のデータ電圧と走査電極SCN2との間および維持電極SUS2と走査電極SCN2との間に書き込み放電が起こり、この交差部の走査電極SCN2上の保電膜3の表面に正電圧が蓄積され、維持電極SUS2上の保電膜3の表面に負電圧が蓄積される。

【0011】同様な動作が引き続いて行われ、最後に、データ電圧D1～DMのうち、第N行目に表示すべき放電セル12に対応する所定のデータ電圧に正の書き込みパルス電圧Vw (V) を、第N行目の走査電極SCNNに走査パルス電圧0 (V) を、それぞれ印加することにより、所定のデータ電圧と走査電極SCNNとの交差部において、所定のデータ電圧と走査電極SCNNとの間および維持電極SUSNと走査電極SCNNとの間に書き込み放電が起こり、この交差部の走査電極SCNN上の保電膜3の表面に正電圧が蓄積され、維持電極SUSN上の保電膜3の表面に負電圧が蓄積され、書き込み放電が起こったデータ電圧上の絶縁体層7の表面に負電圧が蓄積される。以上により書き込み期間における書き込み動作が終了する。

【0012】続く維持期間において、まず、すべての走査電極SCN1～SCNNおよび維持電極SUS1～SUSNを0 (V) に一旦戻した後、すべての走査電極SCN1～SCNNに正の維持パルス電圧Vm (V) を印加すると、書き込み放電を起こした放電セル12における走査電極SCN1～SCNN上の保電膜3と維持電極SUS1～SUSN上の保電膜3との間の電圧は、維持パルス電圧Vm (V) に、書き込み期間において蓄積された走査電極SCN1～SCNN上の保電膜3の表面の正電圧および維持電極SUS1～SUSN上の保電膜3の表面の負電圧が加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極SCN1～SCNNと維持電極SUS1～SUSNとの間に維持放電が起こり、この維持放電を起こした放電セルにおける走査電極SCN1～SCNN上の保電膜3の表面に負電圧が蓄積され、維持電極SUS1～SUSN上の保電膜3の表面に正電圧が蓄積される。その後、維持パルス電圧は0 (V) に戻る。

【0013】続いて、すべての維持電極SUS1～SUSNに正の維持パルス電圧Vm (V) を印加すると、維持電極SUS1～SUSN上の保電膜3と走査電極SCN1～SCN

N上の保電膜3との間の電圧は、維持パルス電圧Vm (V) に、直前の維持放電によって蓄積された走査電極SCN1～SCNN上の保電膜3の表面の負電圧および維持電極SUS1～SUSN上の保電膜3の表面の正電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極SUS1～SUSNと走査電極SCN1～SCNNとの間に維持放電が起こることにより、その放電セルにおける維持電極SUS1～SUSN上の保電膜3の表面に負電圧が蓄積され、走査電極SCN1～SCNN上の保電膜3の表面に正電圧が蓄積される。その後、維持パルス電圧は0 (V) に戻る。

【0014】以降同様にして、すべての走査電極SCN1～SCNNとすべての維持電極SUS1～SUSNとに正の維持パルス電圧Vm (V) を交互に印加することにより、維持放電が継続して行われ、維持期間の最終において、すべての走査電極SCN1～SCNNに正の維持パルス電圧Vm (V) を印加すると、維持放電を起こした放電セル12における走査電極SCN1～SCNN上の保電膜3と維持電極SUS1～SUSN上の保電膜3との間の電圧は、維持パルス電圧Vm (V) に、直前の維持放電によって蓄積された走査電極SCN1～SCNN上の保電膜3の表面の正電圧と維持電極SUS1～SUSN上の保電膜3の表面の負電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、走査電極SCN1～SCNNと維持電極SUS1～SUSNとの間に維持放電が起こることにより、その放電セルにおける走査電極SCN1～SCNN上の保電膜3の表面に負電圧が蓄積され、維持電極SUS1～SUSN上の保電膜3の表面に正電圧が蓄積される。その後、維持パルス電圧は0 (V) に戻る。以上により維持期間の維持動作が終了する。この維持放電により発生する紫外線で励起された蛍光体10からの可視発光を表示に用いている。

【0016】続く消去期間において、すべての維持電極SUS1～SUSNに0 (V) から電圧Vo (V) に向かって緩やかに上昇するラング電圧を印加すると、維持放電を起こした放電セル12において、走査電極SCN1～SCNN上の保電膜3と維持電極SUS1～SUSN上の保電膜3との間の電圧は、維持期間の最終時点における、走査電極SCN1～SCNN上の保電膜3の表面の負電圧および維持電極SUS1～SUSN上の保電膜3の表面の正電圧がこのラング電圧に加算されたものとなる。このため、維持放電を起こした放電セルにおいて、維持電極SUS1～SUSNと走査電極SCN1～SCNNとの間に微弱な消去放電が起こり、走査電極SCN1～SCNN上の保電膜3の表面の負電圧と維持電極SUS1～SUSN上の保電膜3の表面の正電圧が弱められて維持放電は停止する。以上により消去期間における消去動作が終了する。

【0016】ただし、以上の動作において、表示が行わ

れない放電セルに関しては、初期化期間に初期化放電は起こるが、書き込み放電、維持放電および消去放電は行われず、表示が行われない放電セルの走査電極SCN1～SCNNと維持電極SUS1～SUSN上の保電膜3の表面の正電圧、およびデータ電圧D1～DM上の絶縁体層7の表面の電圧は、初期化期間の終了時の状態のままで保たれる。

【0017】以上のすべての動作により第1のサブフィールドにおける一面が表示される。以下、同様な動作が、第2のサブフィールドから第8のサブフィールドにわたって行われる。これらのサブフィールドにおいて表示される放電セルの精度は、維持パルス電圧Vm (V) の印加回数により定まる。従って、詳しい説明は省略するが、例えば、各サブフィールドにおける維持パルス電圧の印加回数を適宜設定して、1フィールド期間に維持放電による精度が20、21、22、…、27である8個のサブフィールドで構成することにより、28＝256倍の解像度の表示が可能になる。

【0018】以上説明した従来の駆動方法においては、パネルに表示する放電セルが全くない、いわゆる黒画面の表示においては、書き込み期間の書き込み放電、維持期間の維持放電および消去期間の消去放電が起こらず、初期化期間の初期化放電のみが起こり、この初期化放電が微弱であり、その放電発光もまた微弱であるために、パネルのコントラストが高いという特徴がある。例えば、480行、852×3列のマトリクス構成を成す42" AC型プラズマディスプレイパネルにおいて、1フィールド期間を8個のサブフィールドで構成して256倍の解像度を行った場合、各サブフィールドの初期化期間における二回の初期化放電による発光輝度は0.15cd/m<sup>2</sup>である。したがって、8個のサブフィールドの合計は0.15×8＝1.2cd/m<sup>2</sup>となり、最大輝度は420cd/m<sup>2</sup>であるので、このパネルのコントラストは420/1.2＝350:1となり、かなり高い値のコントラストが得られる。

【0019】

【発明が解決しようとする課題】しかしながら、上記の従来の駆動方法においては、通常の照明下でパネル表示を行った場合にはかなり高いコントラストが得られており、周囲が暗いところでパネル表示する場合において、この微弱な初期化放電による発光さえも目立つほど輝度が高く、余り明るくない場所でもパネル表示する場合には黒表示の視認性がある。また、パネルの発光効率を上げるために各電極間の距離を広げると、それに伴ってパネル駆動のために高電圧が必要になり、微弱な初期化放電といえど発光はますます強まり、いっそう黒の視認性が強まってくる。

【0020】このため、初期化放電の回数を減らす、あるいは、初期化期間に印加する電圧を低くするという方



いて、データドライバ200およびサステインドライバ400によりすべてのデータ電極8およびすべての維持電極5を0 (V) に保持し、すべての走査電極4となる電極5にわたって放電開始電圧以下となる電圧V<sub>r</sub> (V) から、放電開始電圧を超える電圧V<sub>r</sub> (V) に向かって緩やかに上昇するランプ電圧がスキヤンドドライバ300により印加される。このランプ電圧が上昇する間に、すべての放電セル12において、すべての走査電極4からすべてのデータ電極8およびすべての維持電極5にそれぞれ1回目の微弱な初期化放電が起こり、走査電極4に負の壁電圧が蓄積されるとともに、データ電極8および維持電極5に正の壁電圧が蓄積される。

[0046] 次に、初期化期間の後半の初期化動作において、サステインドライバ400によりすべての維持電極5を正電圧V<sub>h</sub> (V) に保ち、すべての走査電極4には、すべての維持電極5に對して放電開始電圧以下となる電圧V<sub>q</sub> (V) から放電開始電圧を超える電圧V<sub>a</sub>' (V) に向かって緩やかに低下するランプ電圧がスキヤンドドライバ300により印加される。このランプ電圧が低下する間に、再びすべての放電セル12において、すべての維持電極5からすべての走査電極4にそれぞれ2回目の微弱な初期化放電が起こり、走査電極4の負の壁電圧および維持電極5の正の壁電圧が弱められる。このとき、走査電極4とデータ電極8との間にも同時に放電が起こり、走査電極4の負の壁電圧およびデータ電極8の正の壁電圧がわずかに弱められる。以上により、初期化期間の初期化動作が終了する。

[0047] 次に、書き込み期間の書き込み動作において、スキヤンドドライバ300によりすべての走査電極4を電圧V<sub>a</sub>' (V) に保持し、その後、映像信号に絞じてオンまたはオフする書き込みパルス電圧V<sub>w</sub> (V) がデータドライバ200により各データ電極8に印加され、この書き込みパルスに同期して複数の走査電極4に負の走査パルス電圧V<sub>a</sub>' (V) がスキヤンドドライバ300により順に印加される。このとき、表示すべき放電セルに對應するデータ電極8と走査電極4との間の電圧は、書き込みパルス電圧V<sub>w</sub> (V) と電圧V<sub>a</sub>' (V) (絶対値) とを加算した電圧に初期化期間に走査電極4とデータ電極8のそれぞれに蓄積された壁電圧が、さらに加算されたものとなる。したがって、データ電極8と走査電極4との間および維持電極5と走査電極4との間、維持電極5に負の壁電圧が蓄積され、データ電極8に負の壁電圧が蓄積される。

[0048] このようにより、本実施の形態では、スキヤンドドライバ300により書き込み期間に走査電極4に印加されるローレベル電圧V<sub>a</sub>' (V) を0 (V) すなわち以下に説明する維持期間のローレベル電圧V<sub>a</sub> (V) より低く設定しているので、初期化期間に印加する電圧V

<sub>r</sub> (V) を低下させることができ、黒表示の視認性を低下させることができる。

[0049] 次に、維持期間において、すべての走査電極4には、電圧V<sub>a</sub>' (V) から維持パルス電圧V<sub>m</sub> (V) に向かって緩やかに上昇するランプ電圧を有する電圧がスキヤンドドライバ300により印加され、サステインドライバ400により維持電極5は0 (V) に一旦戻される。このとき、書き込み放電を起こした放電セルにおける走査電極4と維持電極5との間の電圧は、維持パルス電圧V<sub>m</sub> (V) に書き込み期間において蓄積された走査電極4の正の壁電圧および維持電極5の負の壁電圧を加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極4と維持電極5との間の維持放電が起こり、この維持放電を起こした放電セルにおける走査電極4に負の壁電圧が蓄積され、維持電極5に正の壁電圧が蓄積される。

[0050] 続いて、スキヤンドドライバ300によりすべての走査電極4の電圧が維持パルス電圧V<sub>m</sub> (V) から電圧V<sub>a</sub> (V) (接地電位) に戻され、サステインドライバ400によりすべての維持電極5に正の維持パルス電圧V<sub>m</sub> (V) が印加されると、維持放電を起こした放電セルにおける維持電極5と走査電極4との間の電圧は、維持パルス電圧V<sub>m</sub> (V) に運動の維持放電により蓄積された走査電極4の負の壁電圧および維持電極5の正の壁電圧を加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極5と走査電極4との間に維持放電が起こり、以降、スキヤンドドライバ300およびサステインドライバ400により維持パルス電圧V<sub>m</sub> (V) を走査電極4と維持電極5とに交互に印加し、維持放電が繰返して行われる。

[0051] 一方、書き込み期間において書き込み放電が発生しなかった放電セルでは、維持期間の初期の壁電圧の状態は、初期化期間中に形成された壁電圧の状態ままである。このとき、図16に示すように従来の本発明にステッピング放電で維持パルス電圧V<sub>m</sub> (V) が印加されると、初期化期間に制御できなかった壁電圧が存在すると、初期化期間では、維持パルス電圧V<sub>m</sub> (V) と初期化期間に形成された壁電圧とを加算した電圧が放電開始電圧以上となり、走査電極4とデータ電極8との間で放電が起こり、この放電がきっかけとなって、またはデータ電極8をかきず直接に、走査電極4と維持電極5との間で維持放電が起こり、誤放電が発生する。

[0052] しかしながら、本実施の形態では、走査電極4には、維持期間の最初の維持パルスとして、電圧V<sub>a</sub>' (V) から維持パルス電圧V<sub>m</sub> (V) に向かって緩やかに上昇するランプ電圧による維持パルスが印加されているため、書き込みが行われていない走査電極4とデータ電極8との間およびこの走査電極4と対応する維持電極5との間で微弱な放電が発生し、過剰な壁電荷が除去される。したがって、維持期間の最初の維持パルス以

降の維持パルスがステッピング放電で印加されても、走査電極4、維持電極5およびデータ電極8には過剰な壁電圧が形成されていないため、維持パルス電圧V<sub>m</sub> (V) に各電極の壁電圧を加算した電圧が放電開始電圧以上になることはなく、誤放電は発生しない。

[0053] なお、上記の微弱な放電では、非常に弱い発光が発生しないため、黒表示の輝度レベルが上昇せず、表示画面のコントラストを悪化させることがない。この点に関しては、以下の各実施の形態で用いる微弱な放電も同様である。

[0054] 最後に、消去期間において、サステインドライバ400によりすべての維持電極5に0 (V) から電圧V<sub>a</sub> (V) に向かって緩やかに上昇するランプ電圧を印加すると、維持放電を起こした放電セルにおいて、走査電極4と維持電極5との間の電圧は、維持期間の最終時点における走査電極4の負の壁電圧および維持電極5の正の壁電圧がこのランプ電圧に加算されたものとなる。このため、維持放電を起こした放電セルにおいて、維持電極5と走査電極4との間に微弱な消去放電が起こり、走査電極4の負の壁電圧と維持電極5の正の壁電圧とが弱められて維持放電が停止する。一方、維持放電が行われていない放電セルでは、維持期間の第1の維持パルスのランプ電圧により過剰な壁電圧が除去されているため、消去放電は行われない。

[0055] 次に、図2に示す維持期間のランプ電圧を発生させるランプ電圧発生回路について説明する。図3は、図2に示す維持期間のランプ電圧を発生するランプ電圧発生回路の一例の構成を示す回路図である。

[0056] 図3の構成を示す回路図は、図1に示すスキヤンドドライバ300内に具備され、抵抗R1〜R4、6、ダイオードD1〜D3、ツェナーダイオードD4、コンデンサC1、可変抵抗VR1およびFET (電界効果型トランジスタ、以下、トランジスタと称す) Q1を含む。

[0057] 図3に示すランプ電圧発生回路は、図示のように各素子が接続されてトランジスタQ1のゲート・ドレイン間にコンデンサC1が接続されたミラー積分回路として動作し、維持期間の最初の維持パルスとして、電圧V<sub>a</sub>' (V) から維持パルス電圧V<sub>m</sub> (V) に向かって緩やかに上昇するランプ電圧を出力するものである。また、図3に示すランプ電圧発生回路は、PDP100の特性のばらつき等によりランプ電圧の傾きの最適値が異なるため、傾き調整を行ったり、また、回路電源のばらつき補償、温度補償等の各種補償を行うものである。

[0058] なお、ランプ電圧発生回路としては、図3に示す例に特に限定されず、種々のランプ電圧発生回路を用いることができる。また、ランプ電圧の傾きは、使用するPDPの特性等に応じて設定される。

[0059] 上記のように、本実施の形態では、維持期

間におけるローレベル電圧V<sub>a</sub> (V) より低いローレベル電圧V<sub>a</sub>' (V) が書き込み期間において走査電極4に印加され、初期化期間に印加する電圧V<sub>r</sub> (V) を低下させることができる。また、維持期間に走査電極4に印加する第1の維持パルスを電圧V<sub>a</sub>' (V) から維持パルス電圧V<sub>m</sub> (V) まで緩やかに上昇するランプ電圧により構成しているため、書き込み放電が行われた放電セルでは過剰な維持放電が起こり、書き込み放電が行われていない放電セルでは走査電極4との間に微弱な壁電圧および走査電極4とデータ電極8との間に微弱な放電が発生し、書き込み期間において書き込み放電が行われていない放電セルの過剰な壁電圧を除去することができる。したがって、黒表示の視認性を低下させることができる。とともに、書き込みが行われていない電極間での誤放電を抑制することができる。

[0060] なお、図2では、維持期間の最初の維持パルスとして、電圧V<sub>a</sub>' (V) から電圧V<sub>m</sub> (V) までランプ電圧により走査電極4に印加する電圧を上昇させているが、上記の例に特に限定されず、微弱放電が発生させることができれば、種々の波形を用いることができる。例えば、放電開始電圧が電圧V<sub>m</sub> (V) より低い電圧のときは、その電圧を超えるところまでランプ電圧で上昇させるようにしてもよい。

[0061] (第2の実施の形態) 次に、本発明の第2の実施の形態によるプラズマディスプレイ装置についての図面を参照しながら説明する。図4は、本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

[0062] 図4に示すプラズマディスプレイ装置は、図1に示すプラズマディスプレイ装置と異なる点は、スキヤンドドライバ300がスキヤンドドライバ300aに変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

[0063] スキヤンドドライバ300aは、維持期間において走査電極4に印加される最初の維持パルスとして、ランプ電圧ではなく、CR充電電圧により立ち上がるパルスを出力する。本実施例の形態において、スキヤンドドライバ300aが電圧印加手段に相当し、データドライバ200、スキヤンドドライバ300aおよびサステインドライバ400が微弱放電発生手段、維持期間微弱放電発生手段および充放電放電印加手段に相当し、その他の点は第1の実施の形態と同様である。

[0064] 図5は、図4のPDP100におけるデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

[0065] 図5に示すように、走査電極4には、維持期間において、最初の維持パルスとして、CR充電電圧により電圧V<sub>a</sub>' (V) から電圧V<sub>m</sub> (V) まで上昇するパルスが用いられる。この場合、初期化期間に形成さ



れた駆電圧と定電圧に印加される電圧とを加算した電圧が放電開始電圧より低い期間は、CR充電波形の急峻な立ち上がり部分を利用し、それ以上の電圧をすなわち放電開始電圧を超える電圧を印加する部分には、CR充電波形の緩やかな立ち上がり部分を利用し、緩やかに電圧を上昇させている。

【0066】したがって、本実施の形態では、定電圧4には、維持期間の最初の維持パルスとして、電圧V<sub>a</sub>' (V) から維持パルス電圧V<sub>m</sub> (V) に向かって緩やかに上昇するCR充電波形成による維持パルスが印加されているため、書き込みが行われていない定電圧4とデータ電圧8との間およびこの定電圧4と対応する維持電圧5との間で微弱な放電が発生し、過剰な駆電圧が除去される。この結果、維持期間の最初の維持パルス以降の維持パルスがステップ波形で印加されても、定電圧4、維持電圧5およびデータ電圧8には過剰な駆電圧が形成されていないため、維持パルス電圧V<sub>m</sub> (V) に各電圧の駆電圧を加算した電圧が放電開始電圧以上になることはなく、誤放電は発生しない。なお、その他の動作は、第1の実施の形態と同様である。

【0067】次に、図5に示す維持期間のCR充電波形成を発生させるCR充電波形成回路について説明する。図6は、図5に示す維持期間のCR充電波形成を発生するCR充電波形成回路の一例の構成を示す回路図である。

【0068】図6に示すCR充電波形成回路は、図4に示すスキャンドライバ300a内に具備され、抵抗R7、R8およびトランジスタQ2を含む。

【0069】トランジスタQ2の一端は、電圧V<sub>m</sub> (V) を受ける抵抗R8に接続され、他端はPDP100すなわち定電圧4と接地端子との容量に相当するパナール容量C<sub>pa</sub>に接続され、そのゲートは抵抗R7と接線される。したがって、抵抗R8とPDP100すなわちパナール容量C<sub>pa</sub>とによるCR充電波形成出力される。なお、パナール容量C<sub>pa</sub>にはある程度ばらつきはあるもの、パナール容量C<sub>pa</sub>が小さくなるときに必要な条件を満たすように抵抗R8の抵抗値を予め選定し、かつ書き込み期間の終了から維持期間の最初の維持パルスの立ち上がり終了までの期間を十分にとることにより、第1の実施の形態と同様に安定に微弱放電を発生させることができる。

【0070】上記のように、本実施の形態では、第1の実施の形態と同様の効果を得ることも、CR充電波形成を用いての、回路構成を簡略化するることができる。

【0071】なお、上記の説明では、CR充電波形成を用いたが、上記の例に特に限定されず、微弱放電を発生させることができ、種々の波形成を用いることができ、例えば、立ち下がり時に微弱な放電を発生させる場合は、CR放電波形成を用いることにより上記と同様の効果を得

ることができ。

【0072】(第3の実施の形態) 次に、本発明の第3の実施の形態によるプラズマディスプレイ装置について図面を参照しながら説明する。図7は、本発明の第3の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0073】図7に示すプラズマディスプレイ装置と図1に示すプラズマディスプレイ装置と異なる点は、スキャンドライバ300がスキャンドライバ300bに変更され、サステインドライバ400がサステインドライバ400aに変更された点であり、その他の点は図1に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についてのみ詳細に説明する。

【0074】図8は、図7に示すスキャンドライバ300bに用いられるスキャンドライバ回路の構成を示す回路図である。なお、図7に示すスキャンドライバ300bは、図8に示すスキャンドライバ回路が定電圧4ごとに駆けられたものである。

【0075】図8に示すスキャンドライバ回路は、トランジスタQ11〜Q21、コンデンサC11〜C15、回収コイルL11、ダイオードD11〜D14、電圧V13、V14およびドライバ回路DIを含む。

【0076】コンデンサC11は、ノードN11と接地端子との間に接続される。トランジスタQ11およびダイオードD11は、ノードN11とノードN12との間に直列に接続され、ダイオードD12およびトランジスタQ12は、ノードN12とノードN11との間に直列に接続される。トランジスタQ11のゲートには制御信号S11が入力され、トランジスタQ12のゲートには制御信号S12が入力される。回収コイルL11は、ノードN12とノードN13との間に接続される。

【0077】トランジスタQ13は、電圧端子V11とノードN13との間に接続され、そのゲートには制御信号S13が入力される。電圧端子V11は電圧V<sub>m</sub> (V) を受ける。トランジスタQ14は、ノードN13と接地端子との間に接続され、そのゲートには制御信号S14が入力される。トランジスタQ15は、電圧端子V12とノードN13との間に接続され、そのゲートには制御信号S15が入力される。電圧端子V12は電圧V<sub>m</sub>/2 (V) を受ける。

【0078】電圧V13およびダイオードD13は、接地端子とノードN14との間に直列に接続される。電圧V13は電圧V<sub>r</sub> (V) を出力する。コンデンサC12は、ノードN14とノードN13との間に接続される。トランジスタQ16は、ノードN14とノードN16との間に接続され、そのゲートには制御信号S16が入力される。コンデンサC13は、トランジスタQ16のゲートとノードN16との間に接続される。トランジスタQ17は、ノードN16とノードN13との間に接続され、その

のゲートには制御信号S17が入力される。

【0079】トランジスタQ18は、ノードN15とノードN16との間に接続され、そのゲートには制御信号S18が入力される。トランジスタQ19は、ノードN16と電圧端子V16との間に接続され、そのゲートには制御信号S19が入力される。コンデンサC14は、トランジスタQ19のゲートとノードN17との間に接続される。電圧端子V16は電圧V<sub>a</sub>' (V) を受ける。

【0080】電圧V14およびダイオードD14は、電圧端子V15とノードN17との間に直列に接続される。電圧V14は電圧V<sub>a</sub>' (V) を出力し、電圧端子V15は電圧V<sub>r</sub>' (V) を受ける。コンデンサC15は、ノードN17とノードN16との間に接続される。トランジスタQ20は、ノードN17とノードN18との間に接続され、そのゲートには制御信号S20が入力される。トランジスタQ21は、ノードN18とノードN16との間に接続され、そのゲートには制御信号S21が入力される。

【0081】ドライバ回路DIの入力側は、ノードN18およびノードN16に接続され、出力側はPDP100すなわち定電圧4と接地端子との容量に相当するパナール容量C<sub>pa</sub>に接続される。なお、制御信号S11〜S21は、垂直同期信号および水平同期信号等を基にスキャンドライバ300b内で発生する信号であり、制御信号S11〜S21によりトランジスタQ11〜Q21のオン/オフ状態が制御される。

【0082】図9は、図7に示すサステインドライバ400aの構成を示す回路図である。図9に示すサステインドライバ400aは、トランジスタQ31〜Q36、ダイオードD31〜D34、コンデンサC31、C32および回収コイルL31を含む。

【0083】コンデンサC31は、ノードN31と接地端子との間に接続される。トランジスタQ31およびダイオードD31は、ノードN31とノードN32との間に直列に接続される。ダイオードD32およびトランジスタQ32は、ノードN32とノードN31との間に直列に接続される。トランジスタQ33のゲートには制御信号S31が入力され、トランジスタQ32のゲートには制御信号S32が入力される。回収コイルL31は、ノードN32とノードN33との間に接続される。

【0084】ダイオードD33およびトランジスタQ33は、電圧端子V31とノードN33との間に直列に接続され、トランジスタQ33のゲートには制御信号S33が入力される。電圧端子V31は電圧V<sub>m</sub> (V) を受ける。トランジスタQ34は、ノードN33と接地端子との間に接続され、そのゲートには制御信号S34が入力される。ダイオードD34は電圧端子V31と電圧端子V32との間に接続される。トランジスタQ35は、電圧端子V32とノードN33との間に接続され、そのゲートには制御信号S35が入力される。電圧端子V3

2は電圧V<sub>h</sub> (V) を受ける。コンデンサC32は、トランジスタQ35のゲートとノードN33との間に接続される。【0085】トランジスタQ36は、電圧端子V33とノードN33との間に接続され、そのゲートには制御信号S36が入力される。電圧端子V33は電圧V<sub>m</sub>/2 (V) を受ける。ノードN33は、PDP100すなわち維持電圧5と接地端子との間の定電圧に相当するパナール容量C<sub>pa</sub>に接続される。なお、制御信号S31〜S36は、垂直同期信号および水平同期信号等を基にスキャンドライバ400a内で発生する信号であり、制御信号S31〜S36によりトランジスタQ31〜Q36のオン/オフ状態が制御される。

【0086】本実施の形態において、定電圧4が第1の電圧に相当し、データ電圧8が第2の電圧に相当し、維持電圧5が第3の電圧に相当し、スキャンドライバ300bが電圧印加手段に相当し、スキャンドライバ300aおよびサステインドライバ400aが微弱放電発生手段および第1の微弱放電発生手段に相当する。【0087】図10は、図7のPDP100におけるデータ電圧8、定電圧4および維持電圧5の駆動電圧の一例を示すタイミング図である。

【0088】図10に示すように、各フィールドは、複数のサブフィールド、例えば8つのサブフィールドに分割される。各サブフィールドは、初期化期間、書き込み期間および維持期間により構成される。各サブフィールドは、維持期間の長さが異なり、各サブフィールドの点灯状態を定めることにより、例えば256個の画素表示が行われる。

【0089】なお、本実施の形態では、初期化回数を減らすために、第1のサブフィールド以外のサブフィールドでは、初期化期間における初期化動作の一部が直前のサブフィールドの維持期間における維持動作と同時に行われるように構成され、それゆえ、消去期間が設けられていない。すなわち、第1のサブフィールドでは、初期化期間として、第1の実施の形態と同様の初期化期間を用いているが、第2のサブフィールド以降の各サブフィールドでは、初期化期間の一部を用いた疑似初期化期間を用い、初期化回数を削減している。

【0090】まず、第1のサブフィールドにおける初期化期間の前半の初期化動作において、データドライバ200によりすべてのデータ電圧8を0 (V) に保持し、サステインドライバ400aのトランジスタQ34がオンしてすべての維持電圧5を0 (V) に保持する。このとき、スキャンドライバ300bのトランジスタQ1、Q17、Q18、Q21がオンし、さらにトランジスタQ13がオンし、各定電圧4の電圧が、ドライバ回路DIを介して回収コイルL11とパナール容量C<sub>pa</sub>とのLC共振によりすべての維持電圧5に對して放電開始電圧以下となる電圧V<sub>m</sub> (V) まで上昇する。【0091】その後、スキャンドライバ300bのトラ

レンジスタQ13、Q16、Q18、Q21がオンし、ミラー積分回路を構成するトランジスタQ16により電圧V<sub>m</sub>(V)から放電開始電圧を超える電圧V<sub>r</sub>(V)に向かって緩やかに上昇するランパ電圧がドライ回路D1を介して各走査電極4に印加される。このランパ電圧が上昇する間に、すべての放電セル12において、すべての走査電極4からすべてのデータ電極8およびすべての走査電極4に正の駆動電圧が加算され、走査電極5に正の駆動電圧が加算され、走査電極4に負の駆動電圧が加算されるとともに、初期化放電回路を起り、走査電極4および維持電極5に正の駆動電圧が加算され、データ電極8および維持電極5に正の駆動電圧が加算される。

【0092】次に、初期化期間の後半の初期化動作において、サステインドライバ400aのトランジスタQ3、Q33、Q35が順にオンし、すべての維持電極5が正電圧V<sub>h</sub>(V)に保持される。このとき、スキヤンドライバ300bのトランジスタQ11、Q17、Q18、Q21がオンし、さらにトランジスタQ13がオンし、すべての走査電極4の電圧が、ドライ回路D1を介して回収コイルL11とパナール容量C<sub>ps</sub>とのLC共振によりすべての維持電極5に対して放電開始電圧以下となる電圧V<sub>m</sub>(V)まで低下する。

【0093】その後、スキヤンドライバ300bのトランジスタQ19、Q21がオンし、ミラー積分回路を構成するトランジスタQ19により電圧V<sub>m</sub>(V)から放電開始電圧を超える電圧V<sub>h</sub>(V)に向かって緩やかに低下するランパ電圧がドライ回路D1を介して各走査電極4に印加される。このランパ電圧が低下する間に、再びすべての放電セル12において、すべての維持電極5からすべての走査電極4にそれぞれ2回目の微動電圧が加算され、走査電極4の負の駆動電圧および維持電極5の正の駆動電圧が加算される。このとき、走査電極4とデータ電極8との間にも同時に放電が起こり、走査電極4の負の駆動電圧およびデータ電極8の正の駆動電圧が加算される。以上により、初期化期間の初期化動作が終了する。

【0094】次に、書き込み期間の書き込み動作において、スキヤンドライバ300bのトランジスタQ19、Q20がオンし、ドライ回路D1にベース電圧として電圧V<sub>a</sub>(V)が供給され、駆動電圧として電圧V<sub>h</sub>(V)が供給される。また、ドライ回路D1の内側のFETが所定のタイミングでオンすると、書き込み期間の初期には、すべての走査電極4を電圧V<sub>a</sub>(V)に保持する。その後、映像信号に応じてオンまたはオフする書き込みパルス電圧V<sub>w</sub>(V)がデータドライバ200により各データ電極8に印加され、この書き込みパルスに同期してスキヤンドライバ300bのドライ回路D1の内部のFETが所定のタイミングでオンし、ノイズが加算される。

【0095】このとき、表示すべき放電セルに対応する

データ電極8と走査電極4との間の電圧は、書き込みパルス電圧V<sub>w</sub>(V)と電圧V<sub>a</sub>(V)とを加算した電圧に初期化期間に走査電極4とデータ電極8のそれぞれに蓄積された駆動電圧が、さらに加算されたものとなる。したがって、データ電極8と走査電極4との間および維持電極5と走査電極4との間に書き込み放電が起こり、走査電極4に正の駆動電圧が蓄積され、維持電極5に負の駆動電圧が蓄積され、データ電極8に負の駆動電圧が蓄積される。

【0096】次に、維持期間において、スキヤンドライバ300bのトランジスタQ11、Q17、Q18、Q21がオンし、さらにトランジスタQ13がオンし、すべての走査電極4には、回収コイルL11とパナール容量C<sub>ps</sub>とのLC共振により、ドライ回路D1を介して電圧V<sub>a</sub>(V)（接地電位）から維持パルス電圧V<sub>m</sub>(V)まで上昇する維持パルス電圧が印加される。一方、サステインドライバ400aのトランジスタQ33がオンし、さらにトランジスタQ34がオンし、すべての維持電極5には、回収コイルL11とパナール容量C<sub>ps</sub>とのLC共振によりドライ回路D1を介して0(V)に一旦戻る。

【0097】このとき、書き込み放電を起こした放電セルにおける走査電極4と維持電極5との間の電圧は、維持パルス電圧V<sub>m</sub>(V)に書き込み期間において蓄積された走査電極4の正の駆動電圧および維持電極5の負の駆動電圧が加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極4と維持電極5との間に維持放電が起こり、この維持放電を起こした放電セルにおける駆動電圧が加算され、維持電極5に正の駆動電圧が蓄積される。

【0098】続いて、サステインドライバ400aのトランジスタQ33がオンし、さらにトランジスタQ33がオンし、回収コイルL11とパナール容量C<sub>ps</sub>とのLC共振によりドライ回路D1を介してすべての維持電極5に正の維持パルス電圧V<sub>m</sub>(V)を印加すると、維持放電を起こした放電セルにおける維持電極5と走査電極4との間の電圧は、維持パルス電圧V<sub>m</sub>(V)に直前の維持放電により蓄積された走査電極4の負の駆動電圧および維持電極5の正の駆動電圧が加算されたものとなる。このため、この維持放電を起こした放電セルにおいて、維持電極5と走査電極4との間に維持放電が起こる。以上により、スキヤンドライバ300bおよびサステインドライバ400aにより維持パルス電圧V<sub>m</sub>(V)を走査電極4と維持電極5とに交互に印加し、維持放電が継続して行われる。

【0099】次に、第2のサブフィールドの疑似初期化期間の最初の期間（維持期間の最後）において、スキヤンドライバ300bのトランジスタQ11、Q17、Q18、Q21がオンし、さらにトランジスタQ13がオンして所定期間経過した後、トランジスタQ15、Q1

7、Q18、Q21がオンし、すべての走査電極4には、電圧V<sub>a</sub>(V)から維持パルス電圧V<sub>m</sub>(V)まで上昇した後電圧V<sub>m</sub>/2(V)まで立ち下がる細幅の維持パルス電圧が印加される。

【0100】一方、サステインドライバ400aのトランジスタQ32がオンし、さらにトランジスタQ34がオンした後、トランジスタQ36がオンし、すべての維持電極5には、維持パルス電圧V<sub>m</sub>(V)から電圧V<sub>a</sub>(V)まで低下した後電圧V<sub>m</sub>/2(V)まで立ち上る細幅の維持パルス電圧が印加される。

【0101】このとき、書き込み放電を起こした放電セルにおける走査電極4と維持電極5との間の電圧は、維持パルス電圧V<sub>m</sub>(V)に書き込み期間において蓄積された走査電極4の正の駆動電圧および維持電極5の負の駆動電圧が加算されたものとなる。このため、書き込み放電を起こした放電セルにおいて、走査電極4と維持電極5との間に維持放電が起こる。また、上記の細幅の維持パルスの場合、維持パルス電圧V<sub>m</sub>印加後すぐさま走査電極4および維持電極5ともに電圧V<sub>m</sub>/2が印加されるので、走査電極4と維持電極5との間には電圧は形成されず、データ電極8と走査電極4との間には電圧V<sub>m</sub>/2に近い駆動電圧が形成された状態で停止する。この動作が、データ電極8と走査電極4との間に駆動電圧を蓄積する初期化期間の前半の初期化動作に相当する。

【0102】次に、第2のサブフィールドの疑似初期化期間の後の期間において、走査電極4および維持電極5の電圧が所定期間電圧V<sub>m</sub>/2(V)に保持された後、サステインドライバ400aのトランジスタQ31、Q33、Q35が順にオンし、すべての維持電極5が正電圧V<sub>h</sub>(V)に保持される。このとき、スキヤンドライバ300bのトランジスタQ19、Q21がオンし、ミラー積分回路を構成するトランジスタQ19により電圧V<sub>m</sub>(V)から放電開始電圧を超える電圧V<sub>a</sub>(V)に向かって緩やかに低下するランパ電圧がドライ回路D1を介して各走査電極4に印加される。

【0103】このランパ電圧が低下する間に、再びすべての放電セル12において、すべての維持電極5からすべての走査電極4にそれぞれ微動電圧が加算され、維持電極5に正の駆動電圧が加算され、走査電極4の負の駆動電圧が加算されるとともに、同時に放電が起こり、走査電極4とデータ電極8との間にも同時に放電が起こる。このとき、走査電極4の負の駆動電圧およびデータ電極8の正の駆動電圧が加算される。以降、第1のサブフィールドと同様に書き込み期間および維持期間の各動作が行われ、第3のサブフィールド以降の各サブフィールドは、第2のサブフィールドと同様に疑似初期化期間、書き込み期間および維持期間の各動作が行われる。

【0104】このように、本実施例の形態では、スキヤンドライバ300bにより第1のサブフィールドの初期化期間に走査電極4に印加されるローレベル電圧V<sub>a</sub>

(V)を維持期間のローレベル電圧V<sub>a</sub>(V)より低く設定し、さらに、消去期間をなくして維持期間の最後の維持パルスを細幅にし、その放電途中に走査電極4および維持電極5に印加する電圧をV<sub>m</sub>/2(V)に設定している。したがって、初期化期間に印加する電圧V<sub>r</sub>(V)を低下させることができるとともに、初期化放電回路を減少させることができ、表示の増悪性を低下させることができる。

【0105】図11は、図10に示す駆動電圧のうち第1および第2のフィールド間の駆動電圧の一例を示すタイミング図である。

【0106】図11に示す第1のフィールドの最後のサブフィールドの維持期間における最後の維持パルスの幅は、図10と同様に、放電が駆動電圧を形成して安定に終了する時間、例えば2μsよりも短く設定されており、かつ、この維持パルス印加後に走査電極4と維持電極5との間の印加電圧を等しくすることにより維持動作と消去動作が同時に実行されるようにしている。

【0107】一方、書き込み放電が発生しなかった放電セルでは、通常、上記のような放電は起こらないが、他の放電セル内での放電の影響や回路およびパナールの不安定性等により維持期間中の最後の維持パルスによって放電を起こす場合がある。このため、走査電極4に負の駆動電圧が形成され、維持電極5に正の駆動電圧が形成され、放電を起こす原因となる。

【0108】このため、本実施例の形態では、図11に示すように、第1のフィールドの最後のサブフィールドの維持期間と第2のフィールドの最初のサブフィールドの初期化期間との間に疑似サブフィールド期間を設け、以下のようにして上記の放電を防止している。

【0109】最後の維持パルスが印加された後、疑似サブフィールド期間において、走査電極4および維持電極5の電圧が所定期間電圧V<sub>m</sub>/2(V)に保持された後、サステインドライバ400aのトランジスタQ33、Q35、Q35が順にオンし、すべての維持電極5が正電圧V<sub>h</sub>(V)に保持される。このとき、スキヤンドライバ300bのトランジスタQ19、Q21がオンし、ミラー積分回路を構成するトランジスタQ19により電圧V<sub>m</sub>(V)から放電開始電圧を超える電圧V<sub>a</sub>(V)に向かって緩やかに低下するランパ電圧がドライ回路D1を介して各走査電極4に印加される。

【0110】このランパ電圧が低下する間に、再びすべての放電セル12において、すべての維持電極5からすべての走査電極4にそれぞれ微動電圧が加算され、維持電極5に正の駆動電圧が加算され、走査電極4の負の駆動電圧が加算されるとともに、同時に放電が起こり、走査電極4とデータ電極8との間にも同時に放電が起こる。このとき、走査電極4の負の駆動電圧およびデータ電極8の正の駆動電圧が加算される。

【0111】このように、本実施例の形態では、各フィールドの最後のサブフィールドの維持期間と次のフィールド

ドの初期化期間と間に疑似サブフィールド期間を設け、走査電極4に電圧 $V_{a'}$  (V) に向けて緩やかに降下するランパ波形を印加し、維持電極5を $V_H$  (V) に保持することにより、維持電極5と走査電極4との間に微弱な放電が生じないよう、定電圧4および維持電極5の駆動電圧を調整することができ、したがって、本実施の形態でも、黒表示の現像性を低下させるとともに、書き込みが行われていない電極での放電電圧を抑制することができる。

【0112】なお、上記の説明では、ランパ波形を用いたが、上記の例に特に限定されず、微弱放電を発生させることができれば、様々な波形を用いることができ、例えば、第2の実施の形態と同様にCR充電電圧を用いてもよい。

【0113】(第4の実施の形態) 次に、本発明の第4の実施の形態によるプラズマディスプレイ装置について図面を参照しながら説明する。図12は、本発明の第4の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図である。

【0114】図12に示すプラズマディスプレイ装置と図7に示すプラズマディスプレイ装置とで異なる点は、データドライバ200がデータドライバ200aに変更された点であり、その他の点は図7に示すプラズマディスプレイ装置と同様であるので、同一部分には同一符号を付し、以下異なる点についての詳細に説明する。

【0115】データドライバ200aは、疑似サブフィールド期間においてすべてのデータ電極8に電圧 $V_W$  (V) を印加する。本実施の形態において、データドライバ200aおよびスキャンドライバ300bが第2のフィールド期間に相当し、その他の点は第3の実施の形態と同様である。

【0116】図13は、図12のPDP100における第1および第2のフィールド間のデータ電極8、走査電極4および維持電極5の駆動電圧の一例を示すタイミング図である。

【0117】図13に示すように、第1のフィールドの最後のサブフィールドの初期化期間と第2のフィールドの最初のサブフィールドの初期化期間との間に疑似サブフィールド期間を設けている。なお、この疑似サブフィールド期間の走査電極4および維持電極5に印加される電圧およびその動作は、第3の実施の形態と同様である。【0118】ここで、第2のフィールドの最初のサブフィールドの初期化動作に際する。この初期化期間では、走査電極4が高電圧になり、走査電極4は電子が降り注がれる際すなわちアノードとして働き、一方、データ電極8の電圧は0 (V) であり、データ電極8は電子を降り注ぐ際すなわちカソードとして働く。一般に、データ電極8をカソードとした時の放電開始電圧は、アノードとしたときの放電開始電圧より大きい。このため、初期化期間の直前に、走査電極4をカソード、データ電

極8をアノードとして放電させて、放電ガスを活性化させることにより、初期化期間に走査電極4へ印加する電圧を低い値にすることができ、しかも放電電圧を起さない安定な書き込みを行うことができる。

【0119】このため、本実施の形態では、疑似サブフィールド期間によって上記の状態を実現している。すなわち、初期化期間の直前に、スキャンドライバ300bにより走査電極4の電圧をランパ波形により電圧 $V_{a'}$  (V) に向かって緩やかに立ち下げ、データドライバ200aによりデータ電極8の電圧を書き込みパルス電圧 $V_W$  (V) に保持することにより、走査電極4をカソード、データ電極8をアノードとして走査電極4とデータ電極8との間に微弱な放電を発生させている。

【0120】なお、各電圧は、 $V_{a'}$  (V) +  $V_W$  (V) + データ電極8の駆動電圧 (走査電極4に蓄積された駆動電圧をGNDとし、それを基準にデータ電極8に蓄積された駆動電圧) > 放電開始電圧を満たすように設定しておく。このとき、データ電極8の電圧を0 (V) に固定しておく。このため、本実施の形態では、上記の電極8との間の放電開始電圧と同程度に大きな負電圧にし、なお、疑似初期化期間の波形と共用できず、新たな回路が必要になる。このため、本実施の形態では、上記のように、データ電極8の電圧をデータドライバ200aにより書き込みパルス電圧 $V_W$  (V) に保持し、大きな負電圧の印加を不要にしている。したがって、疑似サブフィールド期間の波形を他のサブフィールドの初期化期間および疑似初期化期間の波形と共用することができ、新たな回路を用いる必要がなく、回路構成が簡略化される。

【0121】このように、本実施の形態では、第3の実施の形態と同様の効果が得られるとともに、初期化期間の前に走査電極4をカソードおよびデータ電極8をアノードとして放電を起させることにより、パネル内の封入ガスが活性化された状態になり、初期化期間中に安定した駆動電圧を形成しやすくなることも、放電電圧を下げることができる。

【0122】【発明の効果】 本発明によれば、維持期間におけるローレベル電圧より低いローレベル電圧が書き込み期間において第1の電極に印加され、初期化期間終了後から次のサブフィールドまでの間に第1の電極と第3の電極との間の電圧を徐々に変化させて第1の電極と第3の電極との間に微弱放電を発生させているので、黒表示の現像性を低下させるとともに、書き込みが行われていない電極での放電電圧を抑制することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図2】 図1のPDPにおけるデータ電極、走査電極お

よび維持電極の駆動電圧の一例を示すタイミング図

【図3】 図2に示す維持期間のランパ波形を発生するランパ発生回路の一例の構成を示す回路図

【図4】 本発明の第2の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

【図5】 図4のPDPにおけるデータ電極、走査電極および維持電極の駆動電圧の一例を示すタイミング図

【図6】 図5に示す維持期間のCR充電電圧を発生するCR充電電圧発生回路の一例の構成を示す回路図

【図7】 本発明の第3の実施の形態によるプラズマディスプレイ装置の構成を示すブロック図

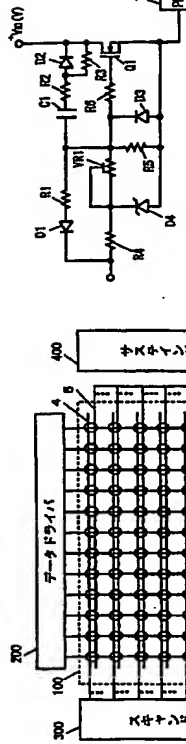
【図8】 図7に示すスキャンドライバに用いられるスキャンドライバ回路の構成を示す回路図

【図9】 図7に示すスキャンドライバの構成を示す回路図

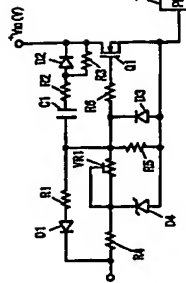
【図10】 図7のPDPにおけるデータ電極、走査電極および維持電極の駆動電圧の一例を示すタイミング図

【図11】 図10に示す駆動電圧のうち第1および第2のフィールド間の駆動電圧の一例を示すタイミング図

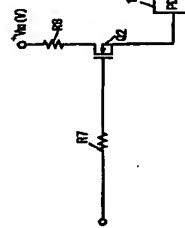
【図1】



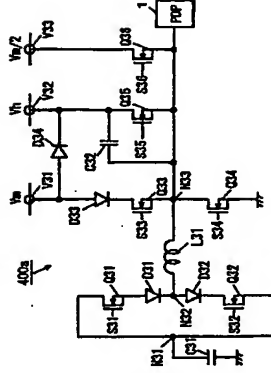
【図3】



【図6】



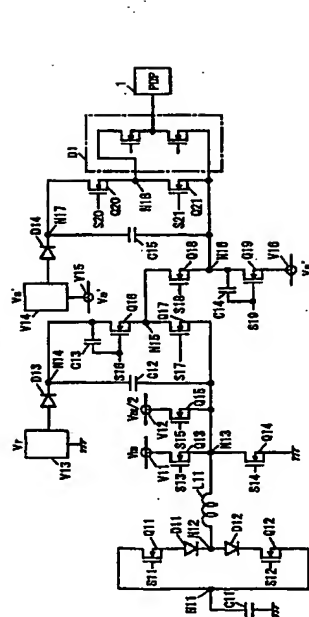
【図9】



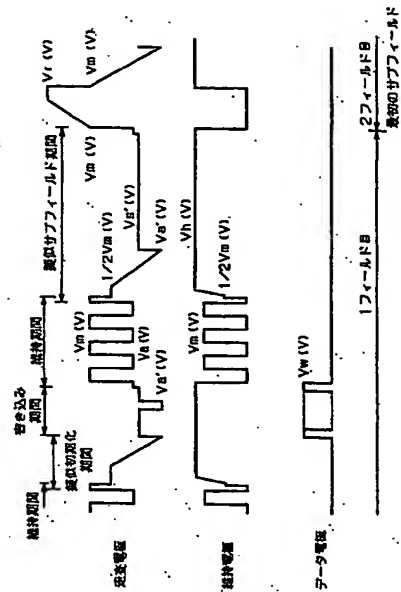




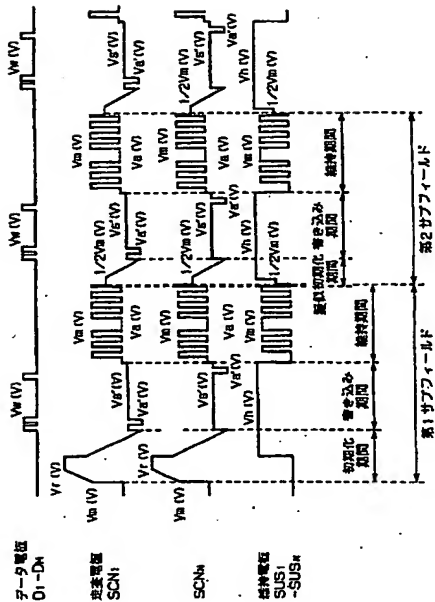
【図8】



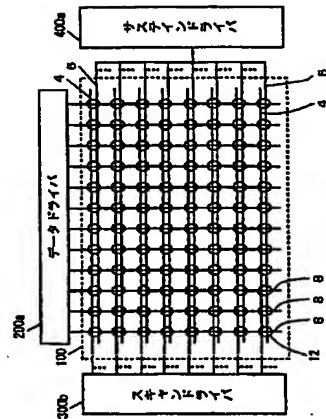
【図11】



【図10】



【図12】





フロントページの続き

(72) 発明者 小川 肇司  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5C080 AA05 BB05 DD09 DD30 EE29  
FF12 GG12 HH02 HH04 JJ02  
JJ03 JJ04 JJ06